

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-114398

(43)Date of publication of application : 02.05.1997

(51)Int.Cl.

G09F 9/30

G09F 9/30

H05B 33/08

(21)Application number : 07-275929

(71)Applicant : IDEMITSU KOSAN CO LTD

(22)Date of filing : 24.10.1995

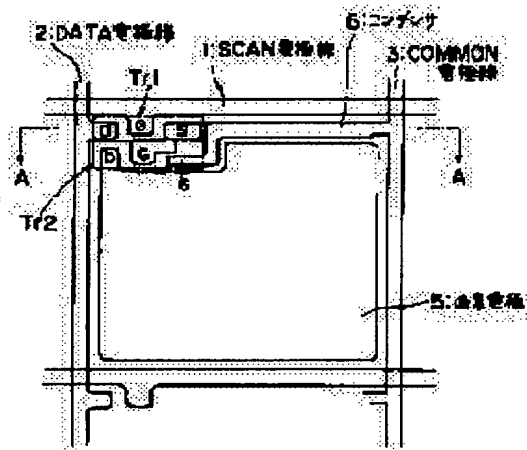
(72)Inventor : HOSOKAWA CHISHIO

(54) ORGANIC EL DISPLAY

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce the thickness of a high-quality television video display device, etc., and to improve the convenience of carrying by prohibiting the deterioration of driving elements, making television display possible, making it possible to obtain high pixel luminance and facilitating the incorporation of driving integrated circuits.

SOLUTION: A SCAN electrode wire 1, a DATA electrode wire 2 and a COMMON electrode wire 3 are arranged in parallel via insulating films on a single crystal Si. The MOS element Tr1 of this single crystal Si is formed with a gate G connected to the SCAN electrode wire 1, a drain D connected to the DATA electrode line 2 and a source S connected through a capacitor C to the COMMON electrode wire 3, respectively. The gate of the MOS element Tr2 of the single crystal Si is connected to the capacitor C. The source is connected to the COMMON electrode wire 3 and the drain is connected to one of pixel electrodes 5. The other of the pixel electrodes 5 is connected to the COMMON electrode wire 3.



LEGAL STATUS

[Date of request for examination] 12.06.1998

[Date of sending the examiner's decision of rejection] 20.11.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection] 2001-22765

[Date of requesting appeal against examiner's decision of rejection] 20.12.2001

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

Best Available Copy

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平9-114398

(43)公開日 平成9年(1997)5月2日

(51)Int.Cl. ⁸	識別記号	庁内整理番号	FI	技術表示箇所
G09F 9/30	338		G09F 9/30	338K
	365			365C
H05B 33/08			H05B 33/08	

審査請求 未請求 請求項の数7 OL (全9頁)

(21)出願番号 特願平7-275929

(22)出願日 平成7年(1995)10月24日

(71)出願人 000183646

出光興産株式会社

東京都千代田区丸の内3丁目1番1号

(72)発明者 細川 地潮

千葉県袖ヶ浦市上泉1280番地 出光興産株式会社内

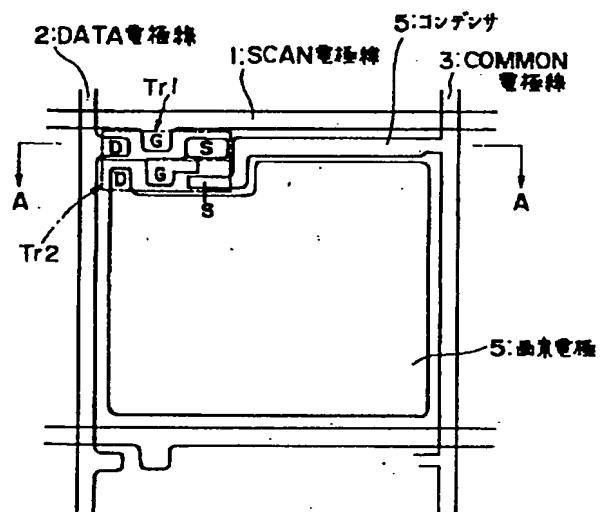
(74)代理人 弁理士 渡辺 喜平 (外1名)

(54)【発明の名称】 有機ELディスプレイ

(57)【要約】

【課題】 駆動素子の劣化を阻止し、かつ、テレビジョン映像表示を可能にするとともに、高画素輝度が得られ、かつ、駆動集積回路の組み込みを容易にして、高品質のテレビジョン映像表示装置などの薄型化、携帯の利便性の向上を図る。

【解決手段】 SCAN電極線1、DATA電極線2及びCOMMON電極線3が、単結晶Si上に絶縁皮膜を介し、平行して配置され、単結晶SiのMOS素子Tr1が、ゲート(G)がSCAN電極線1と接続され、ドレイン(D)とDATA電極線2が接続され、ソース(S)がコンデンサCを通じてCOMMON電極線3と接続して、それぞれ形成されている。単結晶SiのMOS素子Tr2のゲートがコンデンサCに接続され、かつ、ソースがCOMMON電極線3と接続され、ドレインが画素電極5の一方に接続されている。画素電極5の他方がCOMMON電極線3に接続されている。



(2)

【特許請求の範囲】

【請求項1】 複数の信号電極線、走査電極線及び共通電極線の間に画素EL素子が配置され、前記信号電極線と前記走査電極線との交差近傍に設けられる電気スイッチが走査信号パルス及び信号パルスでスイッチング動作し、前記画素EL素子が発光又は発光停止して画像表示を行うアクティブマトリックスの有機ELディスプレイであって、

前記電気スイッチは、単結晶シリコンで活性層が形成された二つのMOS電界効果トランジスタ駆動素子からなり、前記画素EL素子の画素電極を前記電気スイッチによりスイッチングすることを特徴とする有機ELディスプレイ。

【請求項2】 前記請求項1記載の有機ELディスプレイにおいて、

電気スイッチの第1MOS電界効果トランジスタ駆動素子のゲートと走査電極線とが接続され、かつ、ドレインと信号電極線とが接続されるとともに、ソースがコンデンサの一端と接続され、かつ、前記第2MOS電界効果トランジスタ駆動素子のゲートがコンデンサの一端と接続され、さらに、ソースが共通電極線と接続され、かつ、ドレインが画素EL素子の一方の画素電極に接続されることを特徴とする有機ELディスプレイ。

【請求項3】 前記請求項1記載の有機ELディスプレイにおいて、

単結晶シリコンの内部に電気スイッチを構成する素子の一部が形成され、この素子と信号電極線又は走査電極線を絶縁する層が単結晶シリコン表面に形成され、かつ、信号電極線又は走査電極線が絶縁層上に密着して形成されることを特徴とする有機ELディスプレイ。

【請求項4】 前記請求項1記載の有機ELディスプレイにおいて、

電気スイッチと接続される画素EL素子の画素電極が非アルカリ金属、非アルカリ土類金属である低仕事関数の化合物又は金属であることを特徴とする有機ELディスプレイ。

【請求項5】 前記請求項1記載の有機ELディスプレイにおいて、

電気スイッチに接続される画素EL素子の画素電極がP型シリコン、N型シリコン、ITO、InZnOのいずれかであることを特徴とする有機ELディスプレイ。

【請求項6】 前記請求項1記載の有機ELディスプレイにおいて、

信号電極線、走査電極線及び電気スイッチ及び共通電極線が絶縁膜中に埋め込まれ、画素EL素子の画素電極に対向する電極と、絶縁膜中に埋め込まれた信号電極線、走査電極線及び電気スイッチ及び共通電極とを絶縁するために、前記絶縁膜の絶縁破壊強度が $2 \sim 10 \text{ MV/cm}$ であることを特徴とする有機ELディスプレイ。

【請求項7】 前記請求項1記載の有機ELディスプレ

イにおいて、

選択酸化膜が設けられていない箇所にMOS電界効果トランジスタが設けられており、さらに前記選択酸化膜上の一部に透明な画素電極を形成するとともに、この透明な画素電極の下部層を取り除いたことを特徴とする有機ELディスプレイ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、駆動素子のスイッチング動作で画素EL素子が発光し、又は発光を停止してテレビジョン映像などの情報を画面表示する有機ELディスプレイ有機EL (Electro Luminescence) 表示素子に関する。

【0002】

【従来の技術】従来、この種の有機ELディスプレイでは主に単純マトリックス駆動が行われている。しかし、この単純マトリックス駆動方式では、配置できるライン数が100～200程度であり、高精細な表示画像を得ることがむずかしいため、その改善が種々行われていた。

【0003】これらの改善技術としては、特開平5-346592号、特開平6-325869号、特開平7-111341号、及び、EP-0572779号に開示された技術が知られている。

【0004】特開平5-346592号のものは、平面型表示装置の駆動素子用基板にあって、アクティブマトリックスの駆動素子として単結晶シリコン (C-Si) によるMOS電界効果トランジスタ (FET) を用いている。また、特開平6-325869号のものは、有機電界発光素子をアクティブマトリックスで駆動し、液晶ディスプレイに用いるTFT (Thin Film Transister) をアクティブ素子として用いている。さらに、特開平7-111341号のもの、特開平6-325869号のものと類似し、TFTを用いている。さらに、EP-0572779号のものは、有機ELディスプレイにあって半導体の結晶内部にアクティブ素子を形成している。

【0005】

【発明が解決しようとする課題】しかしながら、上記した従来例の特開平5-346592号のものは有機ELを用いたものではなく、また、1個のみのMOSFETが画素ごとに設けられているため、有機EL素子を用いたとしても、テレビジョン映像信号の1フレーム期間中有機EL素子をオン状態にしておくことができない。さらに、特開平6-325869号及び特開平7-111341号のものは、TFTの半導体材料にアモルファスSiを用いているが、このアモルファスSiは通電によって劣化し易く、TFT素子の寿命が短くなってしまう。

【0006】また、EP-0572779号のものは、

(3)

アクティブ素子としてバイポーラトランジスタを用いており、構造が複雑化する。さらに、一画素を形成するEL素子の1個に対してトランジスタが1個であるため、アクティブマトリックスを用いても画素EL素子の点灯が、その要求時間を持続できない。またさらに、画素EL素子の画素電極がCaであるため酸化し易く、製造プロセスでの劣化が生じ易い。

【0007】このように、従来の技術は、劣化が生じ易く、また、テレビジョン映像表示が困難であり、画素輝度を高くできないため、高品質のテレビジョン映像表示装置などの、より薄型化、配置及び携帯の利便性の向上の要求に対応できないという欠点がある。

【0008】本発明は、このような従来の技術における課題を解決するものであり、駆動素子の劣化が阻止され、かつ、テレビジョン映像表示が可能になるとともに、画素内での駆動素子の専有面積が低減して高画素輝度が得られ、かつ、駆動集積回路の組み込みが容易になって、高品質のテレビジョン映像表示装置などの、より薄型化、携帯の利便性等の要求に対応できるようにした有機ELディスプレイの提供を目的とする。

【0009】

【課題を解決するための手段】上記課題を達成するために本発明は、単結晶シリコンウェーハを用いなくとも、MOS電界効果トランジスタのドレインソース間（活性層）が単結晶ならば、実現できるようにしてある。

【0010】請求項1記載の発明は、複数の信号電極線、走査電極線及び共通電極線の間に画素EL素子が配置され、信号電極線と走査電極線との交差近傍に設けられる電気スイッチが走査信号パルス及び信号パルスでスイッチング動作し、画素EL素子が発光又は発光停止して画像表示を行うアクティブマトリックスの有機ELディスプレイであって、前記電気スイッチは、単結晶シリコンで活性層が形成された二つのMOS電界効果トランジスタ駆動素子からなり、前記画素EL素子の画素電極を前記電気スイッチによりスイッチングする構成としてある。

【0011】請求項2記載の有機ELディスプレイは、電気スイッチの第1MOS電界効果トランジスタ駆動素子のゲートと走査電極線とが接続され、かつ、ドレインと信号電極線とが接続されるとともに、ソースがコンデンサの一端と接続され、かつ、第2MOS電界効果トランジスタ駆動素子のゲートがコンデンサの一端と接続され、さらに、ソースが共通電極線と接続され、かつ、ドレインが画素EL素子の一方の画素電極に接続される構成としてある。

【0012】請求項3記載の有機ELディスプレイは、単結晶シリコンの内部に電気スイッチを構成する素子の一部が形成され、この素子と信号電極線又は走査電極線を絶縁する層が単結晶シリコン表面に形成され、かつ、信号電極線又は走査電極線が絶縁層上に密着して形成し

た構成としてある。

【0013】請求項4記載の有機ELディスプレイは、電気スイッチと接続される画素EL素子の画素電極を、非アルカリ金属、非アルカリ土類金属である低仕事関数の化合物又は金属とした構成としてある。

【0014】請求項5記載の有機ELディスプレイは、電気スイッチに接続される画素EL素子の画素電極がP型シリコン、N型シリコン、ITO、InZnOのいずれかとした構成としてある。

【0015】請求項6記載の有機ELディスプレイは、信号電極線、走査電極線及び電気スイッチ及び共通電極が絶縁膜中に埋め込まれ、画素EL素子の画素電極に対向する電極と、絶縁膜中に埋め込まれた信号電極線、走査電極線及び電気スイッチ及び共通電極とを絶縁するために、前記絶縁膜の絶縁破壊強度が2～10MV/cmとした構成としてある。

【0016】請求項7記載の有機ELディスプレイは、選択酸化膜が設けられていない箇所にMOS電界効果トランジスタが設けられており、さらに前記選択酸化膜上の一部に透明な画素電極を形成するとともに、この透明な画素電極の下部層を取り除いた構成としてある。

【0017】このような有機ELディスプレイによれば、アクティブマトリックスで構成されているので、テレビジョン映像信号などの1フレーム期間の画像を表示できるようになり、テレビジョン映像表示装置などに適用可能になる。また、電気スイッチの二つのMOS電界効果トランジスタ駆動素子の活性層が単結晶シリコンで形成されているので、例えば、アモルファスシリコンを用いた場合に比較して、MOS電界効果トランジスタ駆動素子の劣化を有効に阻止することができ、かつ、MOS電界効果トランジスタ駆動素子の形状が小さくなって、画素電極の専有する割合を画素に対して大きくすることができる。すなわち、開口率が大きくなって、高輝度が得られるようになる。

【0018】さらに、単結晶シリコン基板を用いているので、熱伝導率が良く、有機EL素子の熱疲労による劣化が阻止される。また、単結晶シリコン上に形成する絶縁膜の作製時に基板温度を、例えば、200℃以上の高温とすることができるので、絶縁膜が高耐圧（2～10MV/cm）を得られ、絶縁不良による素子の機能停止や劣化が阻止される。またさらに、単結晶シリコンのウェーハを用いているので、電気スイッチを駆動する、図示しないシフトレジスタやラッチ回路を含む駆動集積回路（IC）の組み込みが容易になる。この場合、駆動駆動集積回路を外付けする必要がなくなり、外部の取り出し線が、アモルファスシリコンを用いた場合に比較して、例えば、10本以下に低減され、小型化が促進される。

【0019】

【発明の実施の形態】次に、本発明の有機ELディス

(4)

レイの実施の形態を図面を参照して詳細に説明する。図1は本発明の有機ELディスプレイの実施形態における平面構造を示す平面図である。図2は図1中のA-A線における断面構成を示す断面図であり、図3は、図1及び図2に示す電気スイッチの電氣的構成を示す回路図である。

【0020】図1、図2及び図3の有機ELディスプレイには、図示しない駆動集積回路(IC)からテレビジョン映像信号などを画面表示するための走査(SCAN)信号が入力されるSCAN電極線1が、単結晶Si(C-Si)上に絶縁皮膜を介して平行に配置されている。また、データ(DATA)信号が供給されるDATA電極線2が単結晶Si上に絶縁皮膜を介して平行して配置されている。さらに、共通(COMMON)電極線3が単結晶Si上に絶縁皮膜を介して平行して配置されている。この二次元配列の画素(有機EL素子)数がN×Mの場合、SCAN電極線1及びCOMMON電極線3はN本、DATA電極線2はM本が設けられる。

【0021】このSCAN電極線1、DATA電極線2及びCOMMON電極線3で囲まれた部分が一つの画素(有機EL素子)である。この画素には、有機EL素子をオン・オフ(スイッチング駆動)するための電気スイッチが設けられている。この電気スイッチは、活性層が単結晶SiのMOS電界効果トランジスタ(FET)駆動素子Tr1、Tr2(以下、単にMOS素子Tr1、Tr2と記載する)からなり、さらにコンデンサCを有している。そして、これらは絶縁層10内に形成されている。

【0022】この電気スイッチのMOS素子Tr1は、そのゲート(G)がSCAN電極線1と接続され、ドレイン(D)がDATA電極線2と接続されている。また、MOS素子Tr1のソース(S)がコンデンサCを通じてCOMMON電極線3と接続されている。さらに、MOS素子Tr2のゲートがMOS素子Tr1のソースと接続され、かつ、ソースがCOMMON電極線3と接続されている。

【0023】MOS素子Tr2のドレインは画素電極5の一方に接続され、また、この画素電極5の他方がCOMMON電極線3に接続されている。MOS素子Tr1、Tr2は、画素ごとに設けられている。すなわち、二次元配列の画素数がN×Mの場合、この合計数が設けられている。なお、これらの接続は、必要に応じて配線を介して行われる。

【0024】次に、以上のように構成される電気スイッチの動作について説明する。電気スイッチは、MOS素子Tr1のゲートにSCAN電極線1から駆動パルスのSCAN信号が入力された際に、オン(導通)し、DATA電極線2からのDATA信号がドレイン、ソースを通じてコンデンサCに充電される。SCAN信号が未入力の場合、MOS素子Tr1はオフ(非導通)となり、

コンデンサCの電荷は充電のままである。

【0025】したがって、このコンデンサCが充電中は、この電位がMOS素子Tr2のゲートに印加されてオン状態となり、COMMON電極線3と画素電極5とが導通状態となる。この結果、画素電極5に形成されている有機EL素子が継続して発光する。その後、SCAN電極線1の駆動パルス(SCAN信号)が入力されなくなると、MOS素子Tr1、Tr2がMOS素子Tr1のリーク電流によりオフとなり、有機EL素子の発光が停止する。しかし、この停止するまでの時間は1フレームに要する時間に比べ長いので問題は生じない。なお、駆動パルス(SCAN信号)が入力され、かつ、DATA信号が入力されない場合、コンデンサCの充電電荷が放電してMOS素子Tr2がオフとなり、その発光を停止する。

【0026】ここでMOS素子Tr1、Tr2は、ゲートに正電位が規定値以上印加されている場合に、ドレインからソースにドレイン電圧 $V_D > 0$ の条件で電流が流れる。これは、MOS素子Tr1、Tr2がNマイナス(−)チャネル型の場合であり、したがって、ドレイン電圧 $V_D < 0$ 、ゲート電圧 $V_G < 0$ のときに、MOS素子Tr1、Tr2になるようにPチャネル型を用いてもよく、SCAN電極線1、DATA電極線2及びCOMMON電極線3に加える信号の電位によって適宜、その選択を行えばよい。

【0027】また、図2に示すように単結晶SiはP型とし、これにPチャネル型MOSを設けた例を示しているが、単結晶SiがN型の場合でも、この単結晶Si上にP型エピタキシャルSi層を設け、Nプラス(+)チャネル型のドレイン、ソースを設ければ、NチャネルMOS素子が形成できる。これとは逆に、単結晶SiがN型である場合にも、Pチャネル型、Nチャネル型の両方のMOS素子Tr1、Tr2形成できことは自明である。

【0028】また、MOS素子Tr1、Tr2は、ドレイン−ソース間が単結晶であれば本発明のMOS素子として用いることができるので、MOS素子Tr1、Tr2を形成するウェーハ14が多結晶Siだとしても、MOS素子部分が単結晶Siを用いていけばよい。すなわち、MOS素子Tr1、Tr2のドレイン−ソース間(活性層)が、単結晶であればよい。

【0029】なお、MOS素子Tr1、Tr2は、John Wiley & SONS社出版、S. M. Sze著「Physics of Semiconductor device」P431〜507に記載されるように、その各種の変形が可能である。また、この素子の製作方法は周知であり、例えば、東京大学出版、庄克房著「半導体技術」、又は、東京大学出版、菅野卓雄著、「集積回路技術」などに記載がある製作方法を用いればよい。

【0030】一つの重要な変形例としては、MOS素子

(5)

Tr 1, Tr 2を公知技術である選択酸化膜(LOCOS)の間に埋め込む形で形成することができる。また、ゲート電極をポリシリコンで形成することも可能である。このとき、LOCOS部分はSiO₂であるので、LOCOSの下部のSiウェーハ又はSi結晶をエッチングすることでLOCOSを光透過性の窓として用いることができる。このように形成されたLOCOSによる窓部分に有機EL素子を形成すれば、有機ELの画素電極を透明とすることでSiウェーハ側より素子の発光を取り出すことができる。

【0031】このように、画素(有機EL素子)ごとに設けられた電気スイッチに、例えば、テレビジョン映像のSCAN信号及びDATA信号が図示しない駆動集積回路(IC)から入力されて発光する。この場合、画素(有機EL素子)は、アクティブマトリックスで構成されているので、テレビジョン映像信号などの1フレーム期間の画像が表示できるようになり、テレビジョン映像表示装置などに適用可能になる。

【0032】以下、このように構成される各部を、その特性改善内容と併せて説明する。まず、電気スイッチについて説明する。1画素に流れる電流は1 μ A以上となる。この電流はMOS素子Tr 2を流れる。このMOS素子Tr 2をアモルファスSiで作製した場合は、流れる電流でアモルファスSiが劣化するが、ここでは単結晶Siを用いており、大電流が流れても劣化しない。

【0033】また、アモルファスSiにおける電荷移動度は1cm²/V \cdot S以下、多結晶(Poly)Siにおける電荷移動度は50cm²/V \cdot S以下であるので、MOS素子Tr 2をアモルファスSiで作製した場合、その面積が大きくなる。このようなアモルファスSiを用いた例は、前記の特開平6-325869号に開示されているが、この従来例のMOS素子は、その形状が大きくなるので開口率はわずかに56%である。

【0034】この実施形態では単結晶SiでMOS素子Tr 1及びTr 2を作製しており、その電荷移動度が数百cm²/V \cdot S程度と大きいので、MOS素子Tr 1及びTr 2の面積を小さくすることができる。換言すれば、画素電極の専有する割合が画素に対して大きくでき、開口率が大きくなって、高輝度が得られるようになる。さらに、単結晶Si基板を用いているので熱伝導率が良く、有機EL素子の熱疲労による劣化が阻止される。

【0035】また、単結晶Si上に作製された絶縁膜はSiO₂、Si₃N₄、ポリイミドなどの各種の材料を用いることができるが、その作製時に基板温度を200℃以上に高くできるので、高耐圧(2~10MV/cm)のものが得られ、絶縁不良による素子の機能停止や劣化を阻止できる。したがって、単結晶Siに対してアモルファスSiを用いた場合でも、その温度を200℃以上にできないが故に発生する、耐圧不良の膜が形成さ

れ易いという問題を解決することができる。

【0036】さらに、SCAN電極線1、DATA電極線2及びCOMMON電極線3に接続されて、電気スイッチ(MOS素子Tr 1, Tr 2)を駆動する図示しない駆動ICを同一の単結晶Siのウェーハ上に組み込むことができ、駆動ICを外付けする必要がなくなるので、外部の取り出し線を、例えば、10本以下にすることができる。なお、この単結晶Siを用いた場合に対して、アモルファスSiを用いた場合、駆動ICを組み込むことができないため、二次元配列の画素数がN \times Mの場合、M+2N本の外部の取り出し線が必要となり、その実装に困難を伴うことになる。この実施形態では、この問題が解決される。

【0037】次に、SCAN電極線1、DATA電極線2及びCOMMON電極線3、及び、電気スイッチ内の配線並びに他の部分との接続について説明する。これらの接続は、低い抵抗値の金属薄膜を用いる。好ましい材料としてはAl、Cr、Taなどを挙げるができる。ゲートの電極、及び、ドレイン、ソースとの配線の接続には多結晶Siを用いるのが好ましい。これらの金属薄膜はスパッタリング、蒸着で形成する。これらの配線、電極及び、接続のパターニングには、周知のフォトリソエッチングの製法を用いる。

【0038】次に、絶縁膜(絶縁層)10について説明する。Siウェーハ、電極、配線、接続の相互を絶縁する場合、図2に示すように絶縁層10を形成する。この絶縁層10としてはSiO₂、Si₃N₄、ポリイミドが好ましい。また、Siウェーハに密着して用いるときは、単結晶Siを熱酸化して形成したSiO₂が高耐圧(5~10MV/cm)を得られるので、この熱酸化によるSiO₂を用いる。

【0039】この金属配線、電極上に形成する絶縁層10は、CVD法によるSiO₂、CVD法によるSi₃N₄、スピンコートにより形成されたポリイミド材が最適である。CVD法としては、熱CVD、プラズマCVDを用いることもできる。これらの絶縁膜10を開口して下部の半導体又は金属と接続する場合、この開口のパターニングには、周知のフォトリソエッチングの製法を用いる。

【0040】なお、MOS素子Tr 1, Tr 2はSCAN電極線1、DATA電極線2、COMMON電極線3及びコンデンサC上に有機EL素子の画素電極に対向する電極(対向電極)が設けられる場合、図3に示すようにMOS素子Tr 1, Tr 2, SCAN電極線1、DATA電極線2、COMMON電極線3及びコンデンサCと、対向電極との間を絶縁する。この場合、絶縁破壊強度2MV/cm以上の絶縁層10を形成することが好ましい。これは有機ELの対向電極に印加される電圧が通常5~20V(絶対値)であり、この使用域での絶縁不良による素子の破壊や不動作を防止するためである。

(6)

【0041】画素電極は有機EL素子の一方の電極に配置する。画素電極を正極とすれば、これに用いる材質は、仕事関数4.5 eV以上の化合物、又は金属であり、例えば、ITO、 $\text{SnO}_2:\text{Sb}$ 、Au、Pt、 $\text{ZnO}:\text{Al}$ 、Niなどが好ましい。また、画素電極を陰極とする場合は、低仕事関数（仕事関数4.1 eV）の化合物、又は、金属が好ましく、例えば、 $\text{Al}:\text{Li}$ 、 $\text{Mg}:\text{Ag}$ などをフォトエッチングすると表面に酸化物が形成されるので、その使用は困難となる。耐食性を考慮する場合は、非アルカリ土類、非アルカリ金属から選択して用いるのが好ましく、例えば、 LaB_6 などでのホウ化金属、TiNなどの窒化金属を用いるとよい。

【0042】次に、有機EL素子部分について説明する。有機EL素子の層構成は、有機EL素子として機能するものであれば、特に限定されないが、この層構成の具体例として、画素電極上の積層順が下記の(1)～(4)のようになっているものを挙げることができる。

(1) 陽極（画素電極）／発光層／陰極（対向電極）

(2) 陽極（画素電極）／発光層／電子注入層／陰極（対向電極）

(3) 陽極（画素電極）／正孔注入層／発光層／陰極（対向電極）

(4) 陽極（画素電極）／正孔注入層／発光層／電子注入層／陰極（対向電極）

なお、この(1)～(4)にあつて、画素電極を陽極としているが、陰極としてもよい。ここで、発光層は、通常1種又は複数種の有機発光材料によって形成されるが、有機発光材料と正孔注入材料及び／又は電子注入との混合物で形成する。

【0043】発光層の材料（有機発光材料）は、有機EL素子用の発光層、すなわち、電界印加時に陽極又は正孔注入層から正孔を注入することができるとともに、陰極又は電子注入層から電子を注入できる注入機能や、注入された電荷（電子と正孔の少なくとも一方）を電界の力で移動させる輸送機能、電子と正孔の再結合の場を提供して、これを発光につなげる発光機能等を有する層を形成することができるものであればよい。

【0044】具体的には、ベンゾチアゾール系、ベンゾイミダゾール系、ベンゾオキサゾール系等の系の蛍光増白剤や、金属キレート化オキシノイド化合物、スチリルベンゼン系化合物、ジスチリルピラジン誘導体、ポリフェニル系化合物、1,2-フタロベリノン、1,4-ジフェニル-1,3-ブタジエン、1,1,4,4-テトラフェニル-1,3-ブタジエン、ナフタルイミド誘導体、ベリレン誘導体、オキサジアゾール誘導体、アルダジン誘導体、ピラジン誘導体、シクロペンタジエン誘導体、ピロロピロール誘導体、スチリルアミン誘導体、クマリン系化合物、芳香族ジメチリデン化合物、8-キノリノール誘導体等の金属錯体等を挙げることができる。また、ポリフェニレンビニレン類などの全共役系ポ

リマーなども挙げられる。なお、発光層の厚さは特に限定されないが、通常は5 nm～5 μm の範囲で適宜選択する。

【0045】正孔注入層の材料（正孔注入材料）は、正孔の注入性と電子の障壁性のいずれかを有していればよい。その具体例としては、トリアゾール誘導体、オキサジアゾール誘導体、イミダゾール誘導体、ボリアリールアルカン誘導体、ピラゾリン誘導体、ピラズロン誘導体、フェニレンジアミン誘導体、アリールアミン誘導体、アミノ置換カルコン誘導体、オキサゾール誘導体、スチリルアントラセン誘導体、フルオレノン誘導体、ヒドラゾン誘導体、スチルベン誘導体、シラザン誘導体、ポリシラ系化合物、アニリン系共重合体、チオフェンオリゴマー等の導電性高分子オリゴマー、ポルフィリン化合物、芳香族第三級アミン化合物、スチリルアミン化合物、芳香族ジメチリデン系化合物等を挙げることができる。

【0046】正孔注入層の厚さも、特に限定されないが、通常は5 nm～5 μm の範囲で適宜選択する。正孔注入層は、前記の材料の1種又は2種以上からなる一層の構造であってもよいし、同一組成又は異種組成の複数層からなる複数層構造であってもよい。

【0047】電子注入層は、陰極から注入された電子を発光層に伝達する機能を有していればよく、その材料

（電子注入材料）の具体例としては、ニトロ置換フルオレノン誘導体、アントラキノジメタン誘導体、ジフェニルキノロン誘導体、チオピランジオキシド誘導体、ナフタレンベリレン等の複素環テトラカルボン酸無水物、カルボジイミド、フレオレニリデンメタン誘導体、アントラキノジメタン誘導体、アントロン誘導体、オキサジアゾール誘導体、8-キノリノール誘導体の金属錯体、メタルフリースタロシアンやメタルフタロシアンあるいは、これらの末端がアルキル基やスルホン基等で置換されているもの、ジスチリルピラジン誘導体等を挙げることができる。

【0048】電子注入層の厚さも特に限定されないが、通常は5 nm～5 μm の範囲で適宜選択する。電子注入層は前記の前記の材料の1種又は2種以上からなる一層の構造であってもよいし、同一組成又は異種組成の複数層からなる複数層構造でもよい。

【0049】また、有機EL素子を構成する各層（陽極及び陰極を含む）の形成方法についても、特に限定されない。陽極、陰極、発光層、正孔注入層、電子注入層の形成方法としては、例えば、真空蒸着法、スピンコート法、キャスト法、スパッタリング法、LB法等を適用できが、発光層についてはスパッタリング法以外の方法（真空蒸着法、スピンコート法、キャスト法、LB法等）を適用することが望ましい。

【0050】発光層は、特に分子堆積膜であることが望ましい。ここで分子堆積膜とは、気相状態の材料化合物

(7)

から沈着して形成された薄膜や、溶液状態又は液相状態の材料化合物から固化して形成された膜である。通常、この分子堆積膜は、LB法によって形成された薄膜（分子累積膜）とは凝集構造、高次構造の相違や、それに起因する機能的な相違によって区分することができる。スピコート法等によって発光層を形成する場合、樹脂などの結着剤と材料化合物を溶剤で溶かしてコーティング溶液を調製する。

【0051】

【実施例】次に、製造工程の一実施例について説明する。図4及び図5はこの製造プロセスを説明するための工程図である。図4（1）に示す第1工程によって、6インチウェーハを洗浄後に乾燥した。次に熱酸化を行いSiO₂膜を形成した。

【0052】図4（2）に示す第2工程では、コンデンサC部分のSiO₂膜を開口した。開口はフォトリソストを用いてSiO₂膜をパターンニングした。次に熱拡散炉でホウ素（ボロン）を開口部に拡散し、P+チャネル層を形成した。

【0053】図4（3）に示す第3工程によって、熱酸化を再度行い、ウェーハ全面を酸化膜で覆った。次に、ソース及びドレインを形成する部分のSiO₂膜を開口した。この開口はフォトリソストを用いSiO₂膜をパターンニングした。

【0054】図4（4）に示す第4工程では、リンを開口部に熱拡散して、ドレイン、ソースを形成した後に、熱酸化して、SiO₂膜を形成した。

【0055】図5（1）に示す第5工程によって、SiO₂膜をパターンニングし、ゲート開口部を設け、ゲート用酸化膜を熱酸化して形成した。

【0056】図5（2）に示す第6工程では、ソース、ドレイン部分、及び、MOS素子Tr1のソースと接続するコンデンサCの部分を開口し、この次にAlを全面に蒸着した。

【0057】図5（3）に示す第7工程では、Alをパターンニングして、DATA電極線2、COMMON電極線3との接続部を形成し、さらに、DATA電極線2とMOS素子Tr1のドレインと接続する。また、MOS素子Tr1のソースとMOS素子Tr2のゲートの接

続を行い、MOS素子Tr2のソースとコンデンサCとを接続し、MOS素子Tr2のソースとCOMMON電極線3とを接続し、また、MOS素子Tr1のソースとコンデンサCの接続を行った。

【0058】図5（4）に示す第8工程では、CVD法によってSiO₂膜を全面に形成した。MOS素子Tr1のゲート部分、MOS素子Tr2の部分を開口した。LaB₆を全面に蒸着し、次に、パターンニングして、SCAN電極線1及び画素電極を形成した。次に全面にポリイミドコーティング膜を形成し、画素電極5部分のみを露出させた。

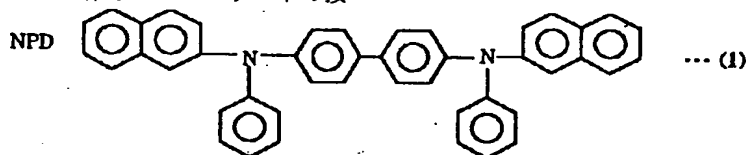
【0059】なお、MOS素子Tr1、Tr2のゲート幅、ゲート長は、それぞれ5μmであった。画素面積は130μm×150μmであり、開口率は75%まで達成できた。これは前記したように単結晶Siを用いることによってMOS素子Tr1、Tr2の大きさを、従来技術と比較して小さくできたことによるものである。

【0060】次に、有機EL素子の形成について説明する。図4及び図5に示す工程で作製したアクティブ素子（MOS素子Tr1、Tr2）上の全面にAlq（8ヒドロキシキノリンのAl錯体）を20nmの厚さで蒸着し電子輸送層とした。Alqとキナクサドンを10：2の重量比で蒸着し、40nm発光層とした。ここでキナクサドンは、蛍光分子であり、発光層に微量ドーブすることにより、発光効率が向上することが知られている。

【0061】次に、下記化学式（1）に示されるNPDを20nm蒸着し、正孔輸送層とした。さらに、下記化学式（2）に示されるMTDATAを100nm蒸着し、第2正孔注入層とした。次に、CuPC（銅フタロシアニン）を20nm蒸着し、第1正孔注入層とした。最後に原子比In／（In+2n）が0.67である酸化インジウムと酸化亜鉛の混合物をスパッタリングターゲットとし、DCマグネトロンスパッタリングにて、InZnO（InとZnの酸化物）を基板温度60℃にして200nmを形成し、透明導電性の陽極とした。

【0062】

【化1】



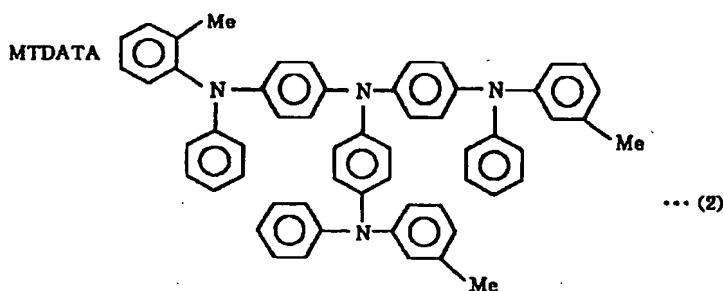
【0063】

【化2】

↓
EL
膜
は
逆
順

↑

(8)



【0064】次に、有機ELディスプレイの表示について説明する。各SCAN電極線1ごとに点灯試験を行った。SCAN信号、DATA信号を加えたところでは、EL素子が、少なくとも1/60秒間点灯していることが確認できた。したがって、フレーム周波数60Hzでは、MOS素子Tr1、Tr2で形成した電気スイッチはオンしており、また、乾燥N₂下で、この試験を3000時間(hr)連続して行ったが、輝度の劣化は70%に留まった。

【0065】

【発明の効果】以上の説明から明かなように、本発明の有機ELディスプレイでは、アクティブマトリクスで構成されているので、テレビジョン映像信号などの1フレーム期間の画像が表示できるようになり、テレビジョン映像表示装置などに適用可能になる。

【0066】また、電気スイッチの二つのMOS電界効果トランジスタ駆動素子が単結晶シリコンで形成されているので、MOS電界効果トランジスタ駆動素子の劣化が阻止できるようになる。また、MOS電界効果トランジスタ駆動素子の形状が小さく、画素電極の割合が大きくなる。すなわち、開口率が大きくなって、高輝度を得ることができるようになる。

【0067】さらに、単結晶シリコン基板を用いているので、熱伝導率が良く、熱疲労による劣化が阻止できるようになる。また、単結晶シリコン上に形成された絶縁膜の作製時に基板温度を高くできるので、高耐圧が得られ、絶縁不良による素子の機能停止や劣化を防止できる

ようになる。加えて、電気スイッチを駆動する駆動集積回路を、同一の単結晶シリコンウェーハ上に組み込むことができるので、外部取り出し線の数を低減できるようになる。

【0068】これらの結果から、高品質のテレビジョン映像表示装置などの、より薄型化、携帯の利便性などの要求に対応することができるようになる。

【図面の簡単な説明】

【図1】図1は本発明の有機ELディスプレイの実施形態における平面構造を示す平面図である。

【図2】図2は、図1中のA-A線における断面構成を示す断面図である。

【図3】図3は、図1及び図2に示す電気スイッチの電気的構成を示す回路図である。

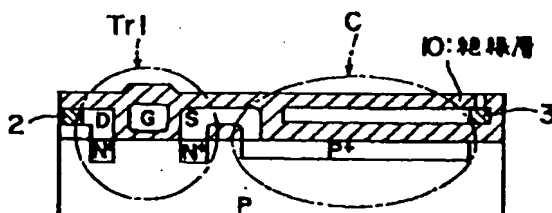
【図4】図4(1)～(4)はこの製造プロセスの第1～4工程を説明するための図である。

【図5】図5(1)～(4)はこの製造プロセスの第5～8工程を説明するための図である。

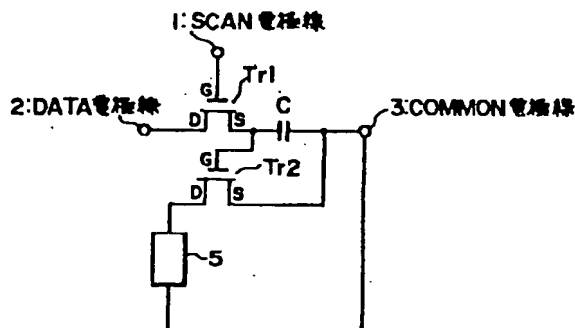
【符号の説明】

- 1 SCAN電極線
- 2 DATA電極線
- 3 COMMON電極線
- 5 画素電極
- 10 絶縁層
- C コンデンサ
- Tr1, Tr2 MOS素子

【図2】

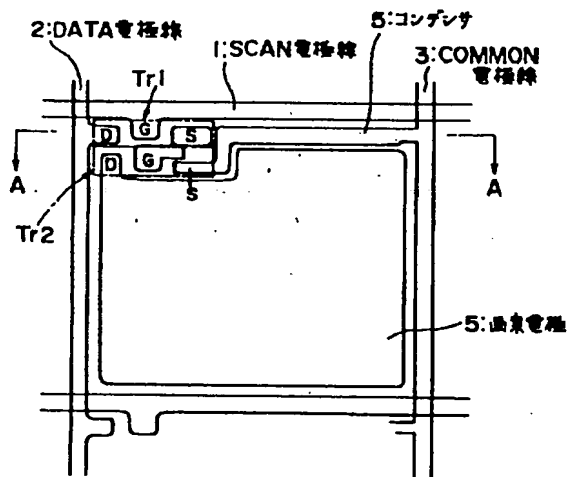


【図3】

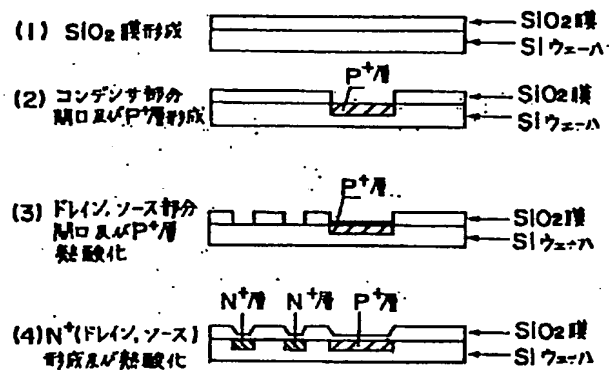


(9)

【図1】



【図4】



【図5】

